



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002164708 A**(43) Date of publication of application: **07.06.02**

(51) Int. Cl.

H01P 1/205**H01P 1/212****H01P 1/213**(21) Application number: **2000359680**(22) Date of filing: **27.11.00**(71) Applicant: **UBE ELECTRONICS LTD**(72) Inventor:
HARADA NOBUHIRO
FUJIYAMA YOSHITADA
KITAJIMA MASAHIKO(54) **DIELECTRIC FILTER, TRANSMISSION AND
RECEPTION SHARED DEVICE, AND
MULTIPLEXER**

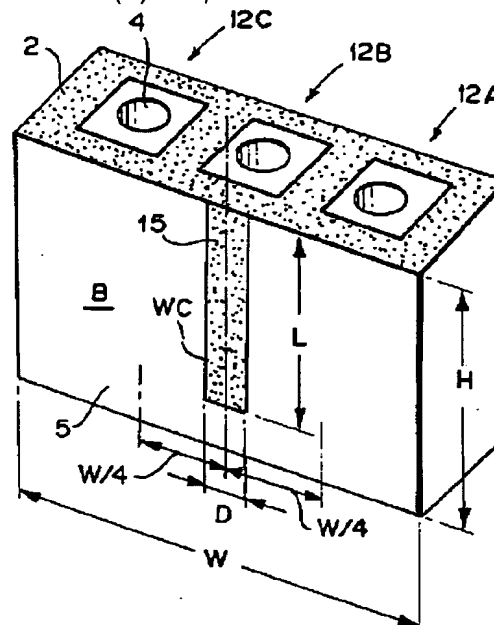
(57) Abstract:

PROBLEM TO BE SOLVED: To provide a dielectric filter capable of acquiring satisfactory sprius characteristics and reducing the manufacturing costs of assembly or the like.

SOLUTION: In this dielectric filter, $\lambda/4$ resonators 12A, 12B and 12C are formed including a dielectric block 2, inner conductors 4 formed on the inner faces of a plurality of through-holes, and outer conductors 5 formed on the side face and lower edge face of the dielectric block 2. The resonators 12A, 12B and 12C are arrayed along a side face and a second side face B. A pair of input and output electrodes are arranged so as to be insulated from the outer conductors 5 on the first side face. A non-conductive pattern part 15 is formed on the side face B so as to be extended from a non-conductive area on the upper edge face to the lower edge face. The non-conductive pattern part 15 is linked to the non-conductive area on the upper edge face with a central WC of the dielectric block 2 as a center with respect to the resonator arraying direction with width

which is at most $1/2$ times as long as a dielectric block dimension W.

COPYRIGHT: (C)2002,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-164708

(P2002-164708A)

(43) 公開日 平成14年6月7日(2002.6.7)

(51) Int.Cl.⁷

H 0 1 P 1/205

1/212

1/213

識別記号

F I

H 0 1 P 1/205

1/212

1/213

テ-マコード*(参考)

B 5 J 0 0 6

K

N

審査請求 未請求 請求項の数13 O L (全 12 頁)

(21) 出願番号

特願2000-359680(P2000-359680)

(22) 出願日

平成12年11月27日(2000.11.27)

(71) 出願人 397047279

宇部エレクトロニクス株式会社

山口県美祿市大嶺町奥分字麦川2023番地2

(72) 発明者 原田 信洋

山口県美祿市大嶺町奥分字麦川2023番地2

宇部エレクトロニクス株式会社内

(72) 発明者 藤山 義祥

山口県美祿市大嶺町奥分字麦川2023番地2

宇部エレクトロニクス株式会社内

(74) 代理人 100065385

弁理士 山下 穰平

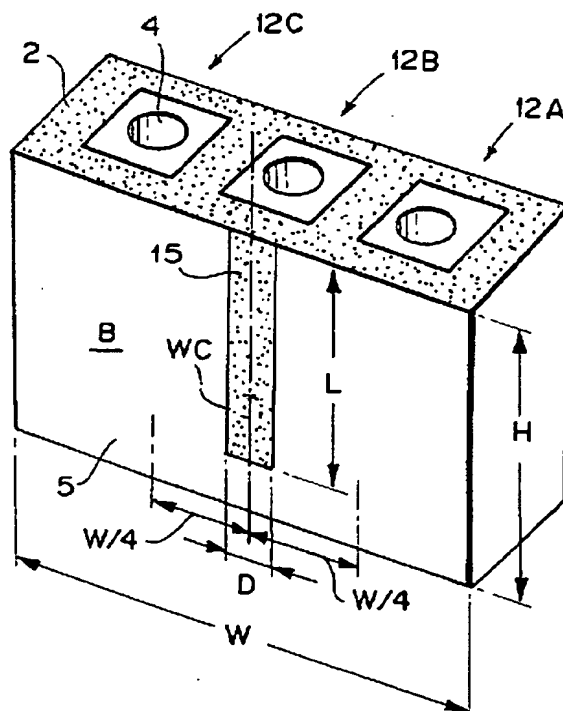
最終頁に続く

(54) 【発明の名称】 誘電体フィルタ、送受共用器及びマルチプレクサ

(57) 【要約】

【課題】 良好なスプリアス特性を得ることができ、しかも組み立てなどの製造のコストの低減が可能な誘電体フィルタを提供する。

【解決手段】 誘電体ブロック2と；その複数の貫通孔の内面に形成された内導体4と；誘電体ブロック2の側面及び下端面に形成された外導体5とを含んで $\lambda/4$ 共振器12A、12B、12Cが形成されている。共振器12A、12B、12Cは誘電体ブロック2の複数の側面のうちの対をなす第1の側面及び第2の側面Bに沿って配列されている。第1の側面には、外導体5から絶縁されて1対の入出力電極が配置されている。側面Bには上端面の非導電領域から下端面の方へと延びた非導電パターン部15が形成されている。非導電パターン部15は共振器配列方向に関して誘電体ブロック2の中央WCを中心とし幅が誘電体ブロック寸法Wの $1/2$ 倍の範囲内で上端面非導電領域に連なっている。



【特許請求の範囲】

【請求項 1】 対をなす第 1 の端面及び第 2 の端面、該第 1 の端面及び第 2 の端面を横切る複数の側面、及び前記第 1 の端面及び第 2 の端面の間に延びている互いに平行な複数の貫通孔を有する誘電体ブロックと；該誘電体ブロックの前記複数の貫通孔の内面に形成された内導体と；前記誘電体ブロックの前記側面及び前記第 2 の端面に形成された外導体とを含んで複数の $\lambda/4$ 共振器が形成されており、

該複数の $\lambda/4$ 共振器は前記複数の側面のうちの対をなす第 1 の側面及び第 2 の側面に沿って配列されており、前記外導体から絶縁されて 1 対の入出力電極が配置されており、

前記第 1 の側面及び／又は第 2 の側面には前記第 1 の端面の非導電領域から前記第 2 の端面の方へと延びた非導電パターン部が形成されており、該非導電パターン部は前記 $\lambda/4$ 共振器の配列方向に関して所定範囲内で前記非導電領域に連なっており、前記所定範囲は前記 $\lambda/4$ 共振器の配列方向に関して前記誘電体ブロックの中央を中心とし幅が該誘電体ブロックの寸法の $1/2$ 倍の範囲であることを特徴とする誘電体フィルタ。

【請求項 2】 前記非導電パターン部は、前記第 1 の端面と第 2 の端面との間の距離の $1/4$ 倍～1 倍の長さを持つことを特徴とする、請求項 1 に記載の誘電体フィルタ。

【請求項 3】 前記非導電パターン部は、前記誘電体ブロックの前記 $\lambda/4$ 共振器の配列方向の寸法の $1/4$ 倍以下の幅を持つことを特徴とする、請求項 1～2 のいずれかに記載の誘電体フィルタ。

【請求項 4】 前記非導電パターン部は複数形成されていることを特徴とする、請求項 1～3 のいずれかに記載の誘電体フィルタ。

【請求項 5】 前記 1 対の入出力電極は前記誘電体ブロックの側面に形成されていることを特徴とする、請求項 1～4 のいずれかに記載の誘電体フィルタ。

【請求項 6】 前記誘電体ブロックはその前記第 1 の側面が実装基板に接合されており、該実装基板は前記第 1 の側面の外導体に接続されるアース導体パターンと前記入出力電極に接続される電極パターンとを有していることを特徴とする、請求項 1～5 のいずれかに記載の誘電体フィルタ。

【請求項 7】 対をなす第 1 の端面及び第 2 の端面、該第 1 の端面及び第 2 の端面を横切る複数の側面、及び前記第 1 の端面及び第 2 の端面の間に延びている互いに平行な複数の貫通孔を有する誘電体ブロックと；該誘電体ブロックの前記複数の貫通孔の内面に形成された内導体と；前記誘電体ブロックの前記側面及び前記第 2 の端面に形成された外導体とを含んで複数の $\lambda/4$ 共振器が形成されており、

該複数の $\lambda/4$ 共振器は前記複数の側面のうちの対をな

す第 1 の側面及び第 2 の側面に沿って配列されており、前記外導体から絶縁されて送信号入力電極、受信信号出力電極及び入出力共通電極が配置されており、前記第 1 の側面及び／又は第 2 の側面には前記第 1 の端面の非導電領域から前記第 2 の端面の方へと延びた非導電パターン部が形成されており、該非導電パターン部は前記 $\lambda/4$ 共振器の配列方向に関して所定範囲内で前記非導電領域に連なっており、前記所定範囲は前記 $\lambda/4$ 共振器の配列方向に関して前記誘電体ブロックの中央を中心とし幅が該誘電体ブロックの寸法の $1/2$ 倍の範囲であることを特徴とする送受共用器。

【請求項 8】 前記非導電パターン部は、前記第 1 の端面と第 2 の端面との間の距離の $1/4$ 倍～1 倍の長さを持つことを特徴とする、請求項 7 に記載の送受共用器。

【請求項 9】 前記非導電パターン部は、前記誘電体ブロックの前記 $\lambda/4$ 共振器の配列方向の寸法の $1/4$ 倍以下の幅を持つことを特徴とする、請求項 7～8 のいずれかに記載の送受共用器。

【請求項 10】 前記非導電パターン部は複数形成されていることを特徴とする、請求項 7～9 のいずれかに記載の送受共用器。

【請求項 11】 前記送信号入力電極、受信信号出力電極及び入出力共通電極は前記誘電体ブロックの側面に形成されていることを特徴とする、請求項 7～10 のいずれかに記載の送受共用器。

【請求項 12】 前記誘電体ブロックはその前記第 1 の側面が実装基板に接合されており、該実装基板は前記第 1 の側面の外導体に接続されるアース導体パターンと前記送信号入力電極、受信信号出力電極及び入出力共通電極にそれぞれ接続される電極パターンとを有していることを特徴とする、請求項 7～11 のいずれかに記載の送受共用器。

【請求項 13】 請求項 7～12 のいずれかに記載の送受共用器の前記送信号入力電極及び受信信号出力電極をいずれも入力電極及び出力電極のうち的一方となし且つ前記入出力共通電極を入力電極及び出力電極のうち他方としたことを特徴とするマルチプレクサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、誘電体ブロックに複数の共振器を形成してなる誘電体フィルタ、送受共用器及びマルチプレクサに関する。

【0002】

【従来の技術及び発明が解決しようとする課題】従来、セラミック誘電体を用いて形成された多段共振型の誘電体フィルタは、自動車電話機や携帯電話機などの移動無線通信機器、コードレス電話機、衛星通信機器などの電子回路を構成するのに広く利用されている。

【0003】この種の誘電体フィルタは、セラミック誘電体からなる直方体形状の誘電体ブロックに複数の誘電

体共振器を形成し、これら誘電体共振器を相互に電磁的に結合させて帯域通過型のフィルタとしたものであり、例えば特開平10-93305号公報や特表平8-512187号公報に記載されているものが知られている。

【0004】誘電体フィルタは、携帯電話や自動車電話等の無線通信機器のアンテナと送信回路系及び受信回路系との間に配置されて、所定の送信周波数を有する送信信号を送信回路系へと出力する一方で、アンテナで受信した信号から所定の周波数を有する受信信号を受信回路系へと出力する機能を持った送受共用器として使用されている。

【0005】特表平8-512187号公報に記載されている誘電体フィルタ（デュプレクスフィルタ）の斜視図を図14に示す。直方体形状を有する単一の誘電体ブロック202には、その1つの面（図14における上面）からそれに対向する他方の面（図14における下面）に貫通する10個の貫通孔203～212が形成されている。これらの貫通孔は、長円の横断面形状を有しており、誘電体ブロック202の長手方向に一列に配列されている。貫通孔203～212の各々の内壁面には、内導体214が形成されている。また、誘電体ブロック202の下面及び側面には、外導体215が形成されている。貫通孔203～212及びその内導体214は、外導体215及び誘電体ブロック202とともに、1列に配列された10個の誘電体共振器を形成している。内導体214は、上面で外導体215から電氣的に開放（分離）されており、下面で外導体215と電氣的に短絡（導通）している。

【0006】以上のような構造を有する従来の誘電体フィルタは、図14において手前側に位置する側面Aがプリント基板等の実装基板にハンダ付けするための実装面として使用される。この誘電体フィルタにおいては、誘電体ブロック202の誘電率を ϵ_r とし、貫通孔203～212の軸方向（上下方向）及び配列方向（誘電体ブロック202の長手方向）の双方に平行な方向の誘電体ブロックの断面積（図14において、誘電体ブロック2の高さをHとし長さをWとすると、断面積は $H \times W$ となる）により決まる周波数 f_s を有するTEモードのスプリアスが発生する。このスプリアス周波数 f_s が誘電体共振器の共振周波数の2倍又は3倍の高調波に近い場合には、受信回路系や送信回路系の動作の安定性等に好ましくない影響が及ぶ。このような影響を避けるために、上記従来の誘電体フィルタの場合には、スプリアス周波数の共振ピークを高調波から遠ざけるべく、誘電体ブロック202のサイズ即ち誘電体フィルタの外形寸法を変更しなければならなかった。

【0007】このような問題を解決するために、特開平11-136003号公報には、誘電体ブロックを複数個の貫通孔を有する複数のユニットに分けて、誘電体ブロックの断面積（ $H \times W$ ）を変えることで、TEモード

のスプリアス周波数を遠ざけることが提案されている。しかしながら、このような方策では、部品点数が増加し、また相互のユニットを機械的且つ電氣的に接合する手段が必要になり、製造コストの面で不利である。また、誘電体フィルタのサイズも大きくなりがちであり、近年の小型化の要求には対応し難い。

【0008】一方、以上のようなスプリアスを抑制する方法としてトラップ回路を付加することも考えられる。図15に、トラップ回路を付加した誘電体フィルタの分解斜視図を示す。図16は、この誘電体フィルタの等価回路図である。誘電体共振器を3段に配置してなる誘電体フィルタ300が誘電体実装基板302上に接合されている。誘電体フィルタ300の側面（図15における下面）には、両端の誘電体共振器304A、304Bに対応する位置に1対の入出力電極306、307が外導体305から絶縁されて形成されている。一方、誘電体基板302の上面には、アース導体310と該アース導体から絶縁された1対の入出力電極316、317とが形成されている。誘電体フィルタ300の外導体305は誘電体実装基板上面のアース導体310と接続されており、誘電体フィルタ300の入出力電極306、307は誘電体基板上面の入出力電極316、317と接続されている。

【0009】入出力電極317は、トラップ結合用電極をも兼ねており、結合用電極のための延在部317aを有する。該延在部にはチップコンデンサ320の一方の電極が接合されており、該コンデンサ320の他方の電極は接続端子322を介してトラップ用誘電体共振器324の内導体と接続されている。該トラップ用誘電体共振器324の外導体は基板302のアース導体310と接続されている。このようなトラップの付加された誘電体フィルタは、例えば特開平7-245505号公報に記載されている。

【0010】以上のように、トラップ付加のためには、誘電体共振器、コンデンサ、接続端子などの多くの部品を追加することが必要になり、このような多くの部品を所定の位置に組み込むためのハンダ付けなどの作業が必要である。従って、スプリアスの抑制は可能となるものの、装置の小型化が困難であり、部品コスト及び製造コストが高くなるという難点がある。

【0011】そこで、本発明は、誘電体ブロックを複数のユニットに分けたり誘電体ブロックの外形寸法を変更したり部品点数を増加させたりすることなしに、良好なスプリアス特性を得ることができ、しかも組み立てなどの製造のコストの低減が可能な誘電体フィルタを提供することを目的とするものである。

【0012】更に、本発明はこのような誘電体フィルタを用いた送受共用器やマルチプレクサを提供することをも目的とするものである。

【0013】

【課題を解決するための手段】本発明によれば、上記目的を達成するものとして、対をなす第1の端面及び第2の端面、該第1の端面及び第2の端面を横切る複数の側面、及び前記第1の端面及び第2の端面の間に延びている互いに平行な複数の貫通孔を有する誘電体ブロックと；該誘電体ブロックの前記複数の貫通孔の内面に形成された内導体と；前記誘電体ブロックの前記側面及び前記第2の端面に形成された外導体とを含んで複数の $\lambda/4$ 共振器が形成されており、該複数の $\lambda/4$ 共振器は前記複数の側面のうちの対をなす第1の側面及び第2の側面に沿って配列されており、前記外導体から絶縁されて1対の入出力電極が配置されており、前記第1の側面及び／又は第2の側面には前記第1の端面の非導電領域から前記第2の端面の方へと延びた非導電パターン部が形成されており、該非導電パターン部は前記 $\lambda/4$ 共振器の配列方向に関して所定範囲内で前記非導電領域に連なっており、前記所定範囲は前記 $\lambda/4$ 共振器の配列方向に関して前記誘電体ブロックの中央を中心とし幅が該誘電体ブロックの寸法の $1/2$ 倍の範囲であることを特徴とする誘電体フィルタ、が提供される。

【0014】また、本発明によれば、上記目的を達成するものとして、対をなす第1の端面及び第2の端面、該第1の端面及び第2の端面を横切る複数の側面、及び前記第1の端面及び第2の端面の間に延びている互いに平行な複数の貫通孔を有する誘電体ブロックと；該誘電体ブロックの前記複数の貫通孔の内面に形成された内導体と；前記誘電体ブロックの前記側面及び前記第2の端面に形成された外導体とを含んで複数の $\lambda/4$ 共振器が形成されており、該複数の $\lambda/4$ 共振器は前記複数の側面のうちの対をなす第1の側面及び第2の側面に沿って配列されており、前記外導体から絶縁されて送信信号入力電極、受信信号出力電極及び入出力共通電極が配置されており、前記第1の側面及び／又は第2の側面には前記第1の端面の非導電領域から前記第2の端面の方へと延びた非導電パターン部が形成されており、該非導電パターン部は前記 $\lambda/4$ 共振器の配列方向に関して所定範囲内で前記非導電領域に連なっており、前記所定範囲は前記 $\lambda/4$ 共振器の配列方向に関して前記誘電体ブロックの中央を中心とし幅が該誘電体ブロックの寸法の $1/2$ 倍の範囲であることを特徴とする送受共用器、が提供される。

【0015】前記非導電パターン部は、前記第1の端面と第2の端面との間の距離の $1/4$ 倍～1倍の長さを持つことが好ましい。前記非導電パターン部は、前記誘電体ブロックの前記 $\lambda/4$ 共振器の配列方向の寸法の $1/4$ 倍以下の幅を持つことが好ましい。前記非導電パターン部は複数形成されていてもよい。

【0016】本発明の1つの態様においては、前記1対の入出力電極或は前記送信信号入力電極、受信信号出力電極及び入出力共通電極は前記誘電体ブロックの側面に

形成されている。

【0017】本発明の1つの態様においては、前記誘電体ブロックはその前記第1の側面が実装基板に接合されており、該実装基板は前記第1の側面の外導体に接続されるアース導体パターンと前記入出力電極或は前記送信信号入力電極、受信信号出力電極及び入出力共通電極に接続される電極パターンとを有している。

【0018】更に、本発明によれば、上記目的を達成するものとして、以上のような送受共用器の前記送信信号入力電極及び受信信号出力電極をいずれも入力電極及び出力電極のうち的一方となし且つ前記入出力共通電極を入力電極及び出力電極のうち他方としたことを特徴とするマルチプレクサ、が提供される。

【0019】

【発明の実施の形態】以下、図面を参照しながら本発明の具体的実施形態を説明する。以下に説明する図面においては、同等の機能を有する部材または部分には対応する符号が付されている。

【0020】図1及び図2は、本発明による誘電体フィルタの第1の実施形態を示す模式的斜視図である。また、図3は、実装基板に接合された本実施形態の誘電体フィルタを示す分解斜視図である。

【0021】これらの図において、2は直方体形状の誘電体ブロックであり、該ブロック2の材料としては例えばBaTiO₃系のセラミックを使用することができる。該ブロック2には円形状断面を持つ上下方向貫通孔3が複数互いに平行に形成されている。該貫通孔3の内面には導体膜が付されており、該導体膜により内導体4が形成されている。また、誘電体ブロック2の貫通孔3に沿った4つの側面及び貫通孔3が開口せる一方の端面（図1では下端面）には導体膜が付されており、該導体膜により外導体5が形成されている。内導体4及び外導体5の材料としては例えばAgを用いることができる。このようにして、誘電体ブロック2の表面の所要部分をメタライズすることで、 $\lambda/4$ 同軸型誘電体共振器12A、12B、12Cが形成されている。内導体4と外導体5とが短絡されている端面（図1では下端面）を短絡端面と呼び、内導体4と外導体5とが短絡されていない端面（図1では上端面）を開放端面と呼ぶ。開放端面には、図示されているように、内導体4のそれぞれに接続された導体膜からなる容量電極4'が形成されているが、それ以外の領域は導体膜を備えておらず非導電領域とされている。

【0022】即ち、本実施形態では、対をなす下端面及び上端面、これらの端面を横切る4つの側面、及び下端面と上端面との間に延びている互いに平行な3つの貫通孔3を有する誘電体ブロック2と；誘電体ブロック2の貫通孔内面に形成された内導体4と；誘電体ブロックの側面及び下端面に形成された外導体5とを含んで3つの $\lambda/4$ 共振器12A、12B、12Cが形成されてい

る。これらの $\lambda/4$ 共振器 12A, 12B, 12Cは4つの側面のうちの対をなす第1の側面A及び第2の側面Bに沿って配列されている。

【0023】本実施形態では、互いに同一の向きに並列配置された3つの共振器 12A, 12B, 12Cにより3段の帯域通過フィルタ 12が形成されている。本実施形態では、全共振器 12A, 12B, 12Cが単一の誘電体ブロック 2を用いて形成されている。

【0024】図1において、誘電体ブロック 2の側面A（実装面）には、左端の共振器 12A及び右端の共振器 12Cの近傍に、外導体 5から絶縁された導体膜からなる入力電極 6及び出力電極 7が形成されている。入力電極 6は共振器 12Aと容量結合しており、出力電極 7は共振器 12Cと容量結合している。

【0025】図2に示されているように、誘電体ブロック 2の側面Bには、開放端面から短絡端面の方へと延びた非導電パターン部 15が形成されている。開放端面の外周部には導体膜が形成されておらず、従って非導電パターン部 15は開放端面の非導電領域から短絡端面の方へと延びている。この非導電パターン部 15は、 $\lambda/4$ 共振器 12A, 12B, 12Cの配列方向に関して所定範囲内で開放端面の非導電領域に連なっており、この所定範囲は $\lambda/4$ 共振器の配列方向に関して誘電体ブロック 2の中央WCを中心とし幅が誘電体ブロック 2の寸法Wの $1/2$ 倍の範囲（即ち、WCの左右両側にそれぞれWの $1/4$ 倍）である。

【0026】非導電パターン部 15は、長さLで幅Dのストライプ形状をなしている。この非導電パターン部 15は、側面Bにメタライズ処理により外導体 5を形成する際に、所望領域で該メタライズ処理の適用を除外することにより形成することができる。

【0027】誘電体ブロック 2の高さをHとし幅（共振器 12A, 12B, 12Cの配列方向の寸法）をWとした時に、非導電パターン部 15の長さLはHの $1/4$ 倍～1倍の長さを持つことが好ましく、非導電パターン部 15の幅DはWの $1/4$ 倍以下の幅を持つことが好ましい。これにより、スプリアス特性を向上させる効果が顕著となる。尚、Dの最小値は、非導電パターン部 15で直流的な絶縁がなされる最小の値である。但し、誘電体フィルタの共振器間結合を変化させないようにする観点からは、Dは小さい方が好ましい。

【0028】図3に示されているように、誘電体ブロック 2はその側面Aが実装基板（配線基板）20に接合されている。実装基板 20は、側面Aの外導体 5に接続されるアース導体パターン 22と入出力電極 6, 7にそれぞれ接続される電極パターン 26, 27とを有している。これらの接合は、ハンダ付けなどにより行うことができる。

【0029】図4に、本実施形態の誘電体フィルタのスプリアス特性を示す。これは、 $H=5.0\text{mm}$, $W=$

4.7mm, $L=4.5\text{mm}$, $D=0.6\text{mm}$ で、非導電パターン部 15がWC上に位置する場合のものである。図4には、比較のために、非導電パターン部 15のないこと（即ち、側面Bの全体に外導体 5が形成されている）のみ本実施形態のものと異なるもののスプリアス特性も示されている。非導電パターン部 15のある本発明実施形態の場合には、TEモードによるスプリアスピークの近くに減衰極が生じて、2倍の高調波域 $2f$ における減衰が良好である。これに対して、非導電パターン部なしの場合には $2f$ における減衰が不十分であることがわかる。

【0030】図5は、本実施形態において、Lのみを変化させた時のスプリアス特性の変化を示すものである。 $L_1=4.5\text{mm}$, $L_2=4.0\text{mm}$, $L_3=3.5\text{mm}$ である。Lが小さくなるにつれて2倍高調波域 $2f$ における減衰が次第に低下することがわかる。

【0031】この様に、本発明においては、非導電パターン部 15を適切な位置にて適切な寸法に形成することで、高調波域の近くで適切に減衰極を形成し、これによりスプリアス特性を向上させている。その理由は次のようであると考えられる。即ち、共振器の共振周波数 f の2倍または3倍の低次高調波域の近くにピークを持ちフィルタの特性に与える影響の最も大きなスプリアスのモードはTE₁₀₁モードである。このモードの電界強度は、共振器配列の方向には誘電体ブロック 2の中央即ちWCの位置で最大となり且つ両端で最小となり、また、貫通孔 3の方向には開放端面で最大となり且つ短絡端面で最小となる。そして、非導電パターン部 15は、 $\lambda/4$ スロットライン共振器のような機能を果たしていると考えられ、その電界強度は同軸型共振器と同様に開放部で最大となり短絡部で最小となる。このスロットライン共振器の共振周波数は上記スプリアスピークの比較的近くに位置しており、これにより該スロットライン共振器とスプリアスモードとが電界の強い領域で相互に結合し、スロットライン共振器がスプリアス抑制のためのトラップ回路として機能すると考えられる。

【0032】以上のことは、図21～図24に示すスプリアス特性の測定結果からも理解される。これらの測定は、図2に示されている寸法が、 $H=5.3\text{mm}$, $W=5.0\text{mm}$, $L=4.0\text{mm}$, $D=0.3\text{mm}$ の場合のものである。

【0033】図21は非導電パターン部 15がWC上に位置する場合のものであり、図22は非導電パターン部 15がWCから $W/8$ だけずれて位置する場合のものであり、図23は非導電パターン部 15がWCから $W/4$ だけずれて位置する場合のものである。非導電パターン部 15のWCからのずれが大きくなるに従って、減衰極によるスプリアス抑制の効果が次第に小さくなっていく。従って、非導電パターン部 15は、WCから $W/4$ 以内の距離にあるのが好ましく、WCから $W/8$ 以内の

距離にあるのが更に好ましく、WC上にあるのが最も好ましい。

【0034】また、図24は、開放端面において、非導電パターン部15の両側の導体膜どうしを短絡させた場合のものである。この場合には、非導電パターン部15が開放部を持たず $\lambda/4$ スロットライン共振器を形成しないので、望ましい位置に減衰極が形成されない。従って、減衰極によるスプリアス抑制の効果はない。

【0035】図6～図8は、本発明による誘電体フィルタのそれぞれ第2～4の実施形態を示す模式的斜視図である。これらの実施形態は、誘電体ブロック2の側面Bに形成されている非導電パターン部15の形態のみが上記第1の実施形態と異なる。

【0036】図6の実施形態では、非導電パターン部15は、下端部において島状の膨らみを有している。これにより、減衰極を低域にシフトさせることができる。島状の膨らみは、図のような方形以外の形状であってもよい。この場合、島状の膨らみの部分は、WCを中心とする所定範囲からはみ出しているが、所定範囲内に配置されているようにすることが好ましい。

【0037】図7の実施形態では、非導電パターン部15は、上下方向の直線状ではなく、蛇行した曲線状をしている。この場合も、非導電パターン部15の下部は、WCを中心とする所定範囲からはみ出しているが、所定範囲内に配置されているようにすることが好ましい。

【0038】図8の実施形態では、2つの非導電パターン部15a、15bが形成されている。3つ以上の非導電パターン部を形成してもよい。このように複数の非導電パターン部を形成することで、複数の減衰極を生じさせることができ、更にスプリアス特性を向上させることができる。各非導電パターン部は、長さや幅が異なっているが、これによりそれぞれ独立に減衰極位置を制御することができる。尚、複数の非導電パターン部の各々を上記実施形態で説明した条件に該当させるようにする。

【0039】図9は、本発明による誘電体フィルタの第5の実施形態を示す模式的斜視図である。この実施形態は、誘電体ブロック2の開放端面に形成されている容量電極の形状のみが上記第1の実施形態と異なる。即ち、本実施形態では、誘電体ブロック2の開放端面に、各貫通孔3に対応して凹部が形成されており、該凹部の底面及び内側壁面に容量電極4''が形成されている。これにより、共振器間結合容量及び入出力結合容量を大きくすることができる。

【0040】図17は、本発明による誘電体フィルタの第6の実施形態を示す分解斜視図である。この実施形態では、誘電体ブロック2の実装面Aに非導電パターン部15'が形成されている。そして、配線基板20の上面には、非導電パターン部15'に対応する位置に、該非

導電パターン部15'より幾分大きめの非導電部28が形成されている。本実施形態においても、上記実施形態と同様な作用効果が得られる。

【0041】更に、本発明においては、非導電パターン部を誘電体ブロック2の実装面A及びこれと対をなす側面の双方に設けてもよい。

【0042】図18及び図19は、本発明による誘電体フィルタのそれぞれ第7及び第8の実施形態を示す模式的斜視図であり、図20は、本発明による誘電体フィルタの第9の実施形態を示す分解斜視図である。これらの実施形態では、特に入出力電極の変形例が示されている。尚、これらの図には示されていないが、誘電体ブロック2の後側の側面には、図2その他に示すような非導電パターン部が形成されている。

【0043】図18の実施形態では、入力電極6及び出力電極7が、ともに実装面Aから該実装面に連なる他の側面まで延びている。

【0044】図19の実施形態では、結合用誘電体ブロック32が用いられている。該結合用誘電体ブロック32には、誘電体ブロック2の貫通孔3に形成された共振器内導体4に対応して、貫通孔内面に結合用内導体34が形成されている。そして、該結合用内導体34と共振器内導体4との対応するものどうしが、それらの貫通孔内に挿入された導電性接続部材38により機械的且つ電気的に接続されている。そして、結合用誘電体ブロック32の側面に、入力電極36及び出力電極37が形成されている。

【0045】図20の実施形態では、両端の共振器の内導体4の形成されている貫通孔内に絶縁ロッド44、45が挿入されており、該絶縁ロッド44、45に形成された挿入孔内にそれぞれ入力電極ピン46及び出力電極ピン47が挿入されている。

【0046】図10及び図11は、本発明による送受共用器の第1の実施形態を示す模式的斜視図である。本実施形態では、 $\lambda/4$ 同軸型誘電体共振器12A、12B、12C、14A、14B、14C及び $\lambda/4$ 同軸型誘電体共振器16が形成されている。本実施形態では、互いに同一の向きに並列配置された3つの共振器12A、12B、12Cにより3段の送信側フィルタ（送信用帯域通過フィルタ）12が形成されており、互いに同一の向きに並列配置された3つの共振器14A、14B、14Cにより3段の受信側フィルタ（受信用帯域通過フィルタ）14が形成されており、送信側フィルタ12と受信側フィルタ14との間すなわち共振器12Cと共振器14Aとの間にこれらと同一の向きに入出力容量形成用の共振器16が配置されている。

【0047】本実施形態では、全共振器12A、12B、12C、14A、14B、14C、16が単一の誘電体ブロック2を用いて形成されている。即ち、本実施形態は、送信側フィルタ12の誘電体ブロックと受信側

フィルタ14の誘電体ブロックと第2共振器16の誘電体ブロックとが一体化された形態をなしている。

【0048】図10において、誘電体ブロック側面Aには、送信側フィルタ12の左端の共振器12Aの近傍にて外導体5から絶縁された導体膜からなる送信信号入力電極106が形成されており、受信側フィルタ14の右端の共振器14Cの近傍にて外導体5から絶縁された導体膜からなる受信信号出力電極107が形成されている。更に、誘電体ブロック側面Aには、共振器16の近傍にて外導体5から絶縁された導体膜からなる入出力共通電極108が形成されている。また、誘電体ブロック2の開放面には、外導体5から絶縁された導体膜からなり共通電極108と共振器16の内導体4とを接続する接続導体109が形成されている。該接続導体109は、共振器12A～12C、14A～14Cの内導体に接続された容量電極4'と同様に、容量電極としての機能をも発揮する。

【0049】図11に示されている非導電パターン部15の位置、長さL及び幅Dは、誘電体ブロック2の寸法H、Wに対して、上記図2に関して説明したと同様な関係にあるのが好ましい。これにより、送信側フィルタ及び受信側フィルタの双方について、TEモードピークの近くに減衰極を生じさせ、スプリアス特性を向上させることができる。

【0050】図12は、本発明による送受共用器の第2の実施形態を示す模式的斜視図である。この実施形態では、2つの非導電パターン部15a、15bが形成されている。3つ以上の非導電パターン部を形成してもよい。このように複数の非導電パターン部を形成することで、複数の減衰極を生じさせることができ、更にスプリアス特性を向上させることができる。各非導電パターン部は、長さや幅が異なってもよく、これによりそれぞれ独立に減衰極位置を制御することができる。尚、各非導電パターン部は、長さや幅が異なってもよく、これによりそれぞれ独立に減衰極位置を制御することができる。尚、複数の非導電パターン部の各々を上記実施形態で説明した条件に該当させるようにする。

【0051】図13は、本発明による送受共用器の第3の実施形態を示す模式的斜視図である。この実施形態は、誘電体ブロック2の開放端面に形成されている容量電極及び接続導体の形状のみが上記第1の実施形態と異なる。即ち、本実施形態では、誘電体ブロック2の開放端面に、各貫通孔3に対応して凹部が形成されており、該凹部の底面及び内側壁面に容量電極4''及び接続導体109'が形成されている。これにより、共振器間結合容量及び入出力結合容量を大きくすることができる。

【0052】以上の実施形態では、全ての共振器の内導体が同等の形状及び寸法を持つものとしている。しかしながら、本発明では各共振器の形状及び寸法は所望により適宜変更することができ、例えば送信側フィルタと受

信側フィルタとで形状や寸法を異なるものとすることができる。

【0053】以上の実施形態で示されている送受共用器の送信信号入力電極106及び受信信号出力電極107をいずれも入力電極及び出力電極のうち的一方として使用し、且つ、入出力共通電極108を入力電極及び出力電極のうち他方として使用することにより、本発明による2入力1出力のマルチプレクサまたは1入力2出力のマルチプレクサを形成することができる。

【0054】このマルチプレクサにおいても、送受共用器の場合と同様なスプリアス特性向上の効果が得られる。

【0055】本発明において、フィルタを構成する共振器の数は3以外でも良い。

【0056】

【発明の効果】以上説明した様に、本発明によれば、誘電体ブロックの側面に共振器配列方向に関して中央部の近傍にて開放端面の非導電領域から短絡端面の方へと延びた非導電パターン部を形成することで、簡単な構成にて、高調波の近傍に減衰極を形成させ良好なスプリアス特性を得ることができ、しかも組み立てなどの製造コストの低減が可能な誘電体フィルタ、送受共用器及びマルチプレクサが提供される。

【図面の簡単な説明】

【図1】本発明による誘電体フィルタを示す模式的斜視図である。

【図2】本発明による誘電体フィルタを示す模式的斜視図である。

【図3】実装基板に接合された誘電体フィルタを示す分解斜視図である。

【図4】誘電体フィルタのスプリアス特性を示すグラフである。

【図5】誘電体フィルタのスプリアス特性を示すグラフである。

【図6】本発明による誘電体フィルタを示す模式的斜視図である。

【図7】本発明による誘電体フィルタを示す模式的斜視図である。

【図8】本発明による誘電体フィルタを示す模式的斜視図である。

【図9】本発明による誘電体フィルタを示す模式的斜視図である。

【図10】本発明による送受共用器を示す模式的斜視図である。

【図11】本発明による送受共用器を示す模式的斜視図である。

【図12】本発明による送受共用器を示す模式的斜視図である。

【図13】本発明による送受共用器を示す模式的斜視図である。

【図 14】従来の誘電体フィルタの斜視図である。

【図 15】従来の誘電体フィルタの分解斜視図である。

【図 16】図 15 の誘電体フィルタの等価回路図である。

【図 17】本発明による誘電体フィルタを示す分解斜視図である。

【図 18】本発明による誘電体フィルタの模式的斜視図である。

【図 19】本発明による誘電体フィルタの模式的斜視図である。

【図 20】本発明による誘電体フィルタを示す分解斜視図である。

【図 21】誘電体フィルタのスプリアス特性を示すグラフである。

【図 22】誘電体フィルタのスプリアス特性を示すグラフである。

【図 23】誘電体フィルタのスプリアス特性を示すグラフである。

【図 24】誘電体フィルタのスプリアス特性を示すグラフである。

【符号の説明】

2 誘電体ブロック

3 貫通孔

4 内導体

4' , 4'' 容量電極

5 外導体

6 入力電極

7 出力電極

12 帯域通過フィルタ

12 A, 12 B, 12 C 誘電体共振器

14 帯域通過フィルタ

14 A, 14 B, 14 C 誘電体共振器

15, 15', 15 a, 15 b 非導電パターン部

16 誘電体共振器

20 配線基板

22 アース導体パターン

26, 27 電極パターン

28 非導電部

32 結合用誘電体ブロック

34 結合用内導体

36 入力電極

37 出力電極

38 導電性接続部材

44, 45 絶縁ロッド

46 入力電極ピン

47 出力電極ピン

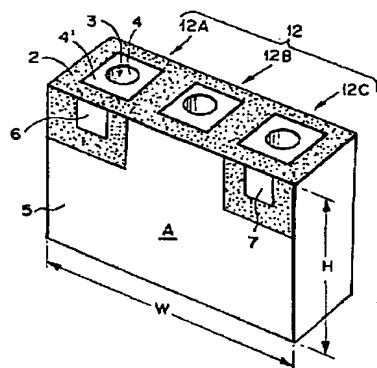
106 送信信号入力電極

107 受信信号出力電極

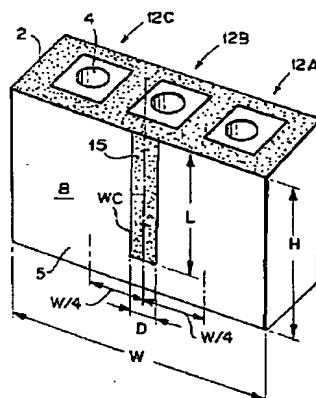
108 入出力共通電極

109 接続導体

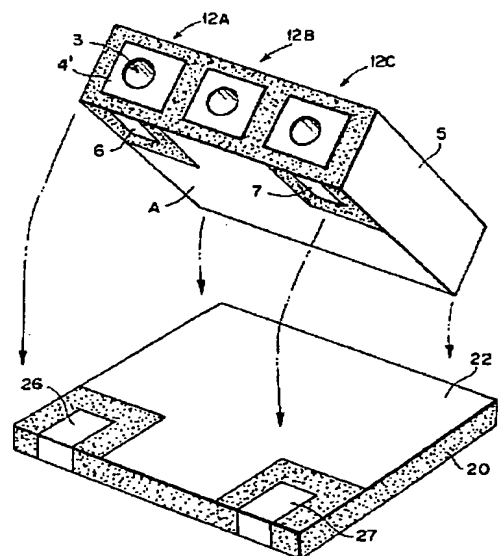
【図 1】



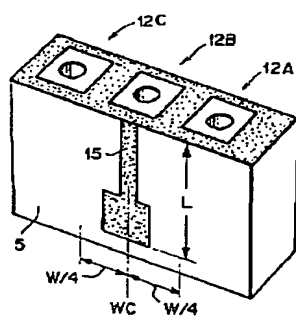
【図 2】



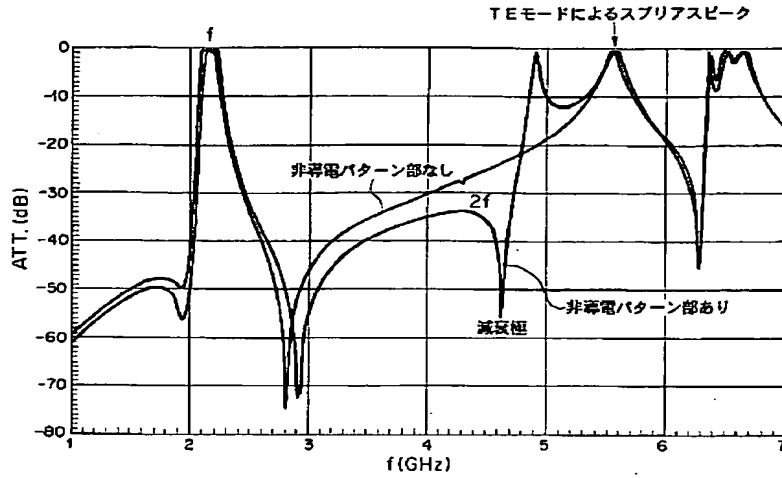
【図 3】



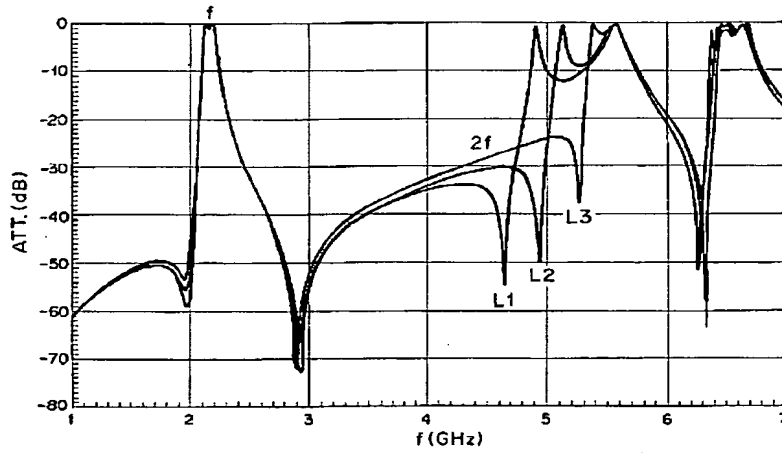
【図 6】



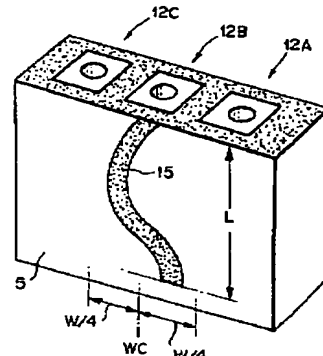
【図4】



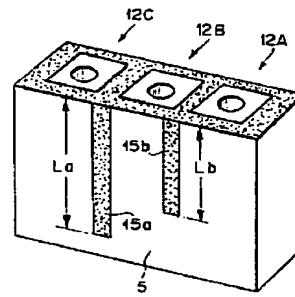
【図5】



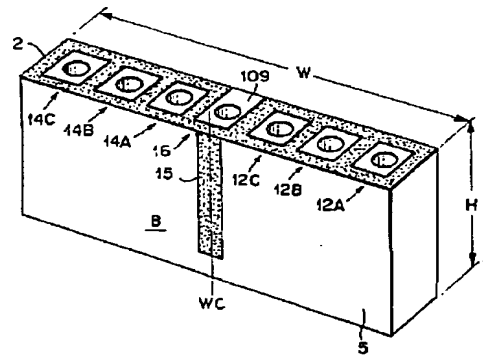
【図7】



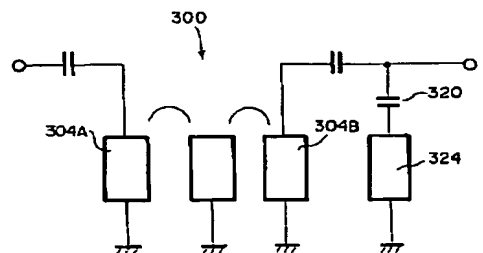
【図8】



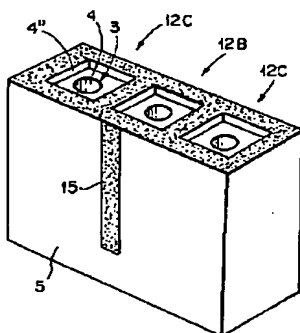
【図11】



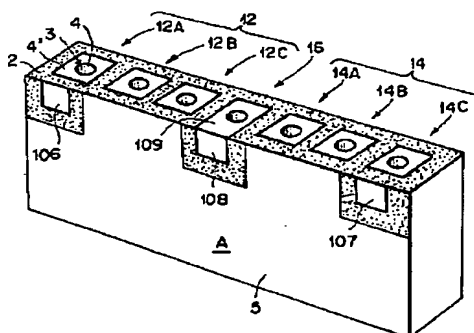
【図16】



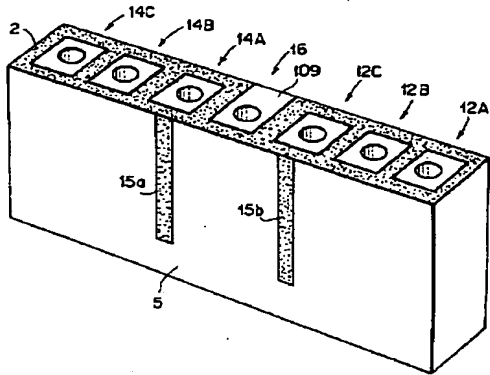
【図9】



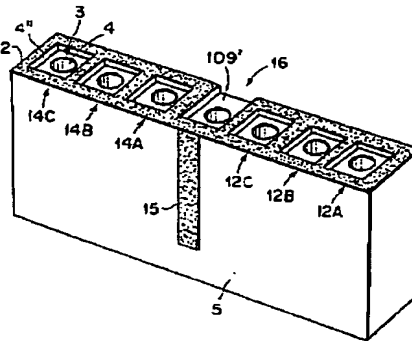
【図10】



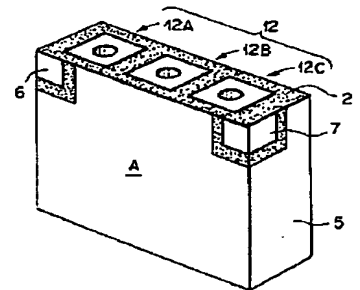
【図 12】



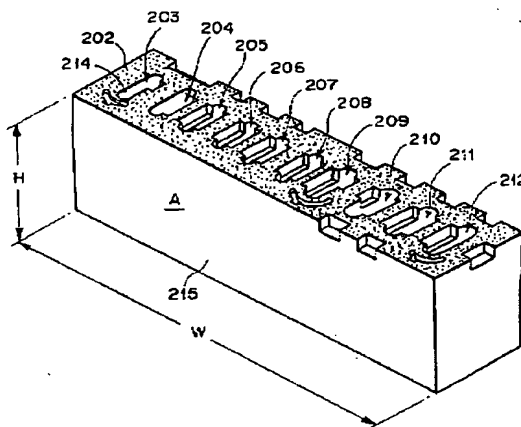
【図 13】



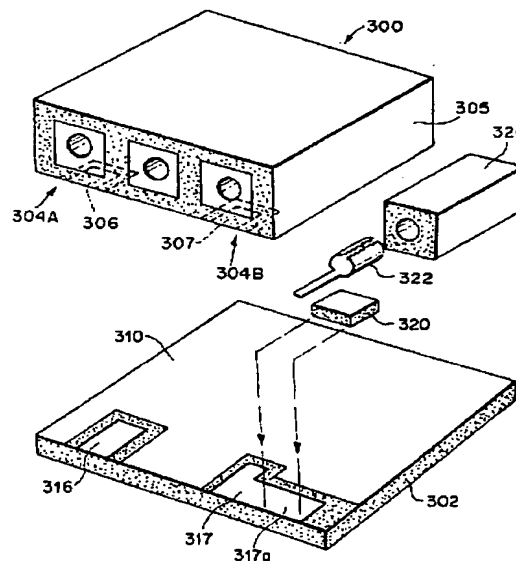
【図 18】



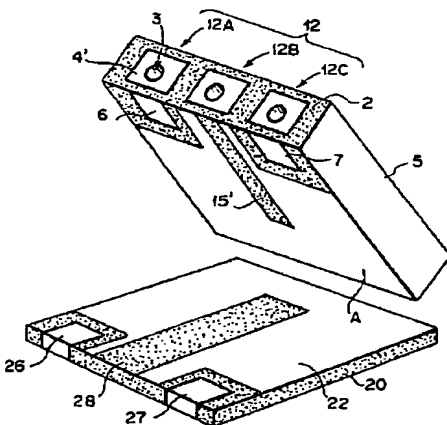
【図 14】



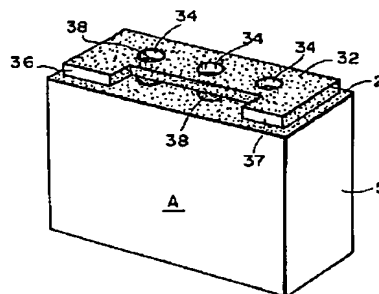
【図 15】



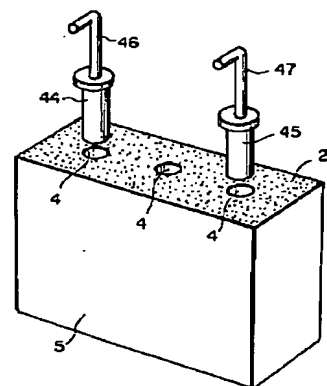
【図 17】



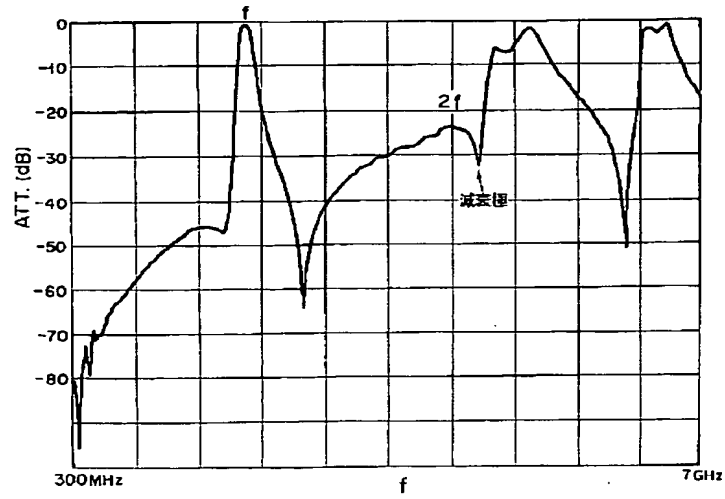
【図 19】



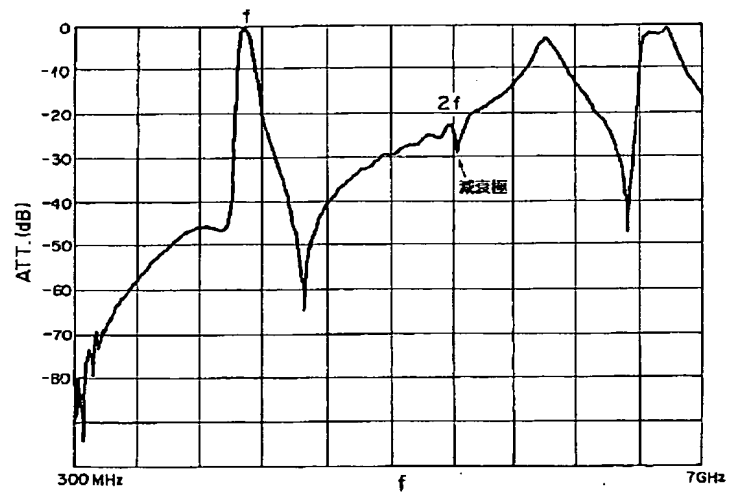
【図 20】



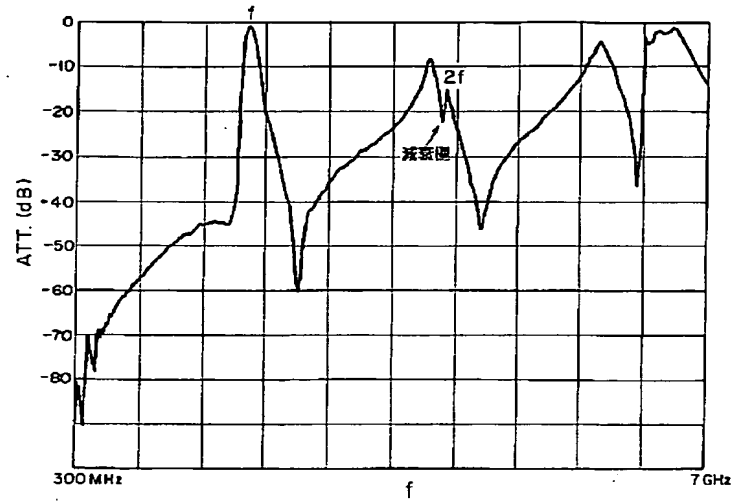
【図21】



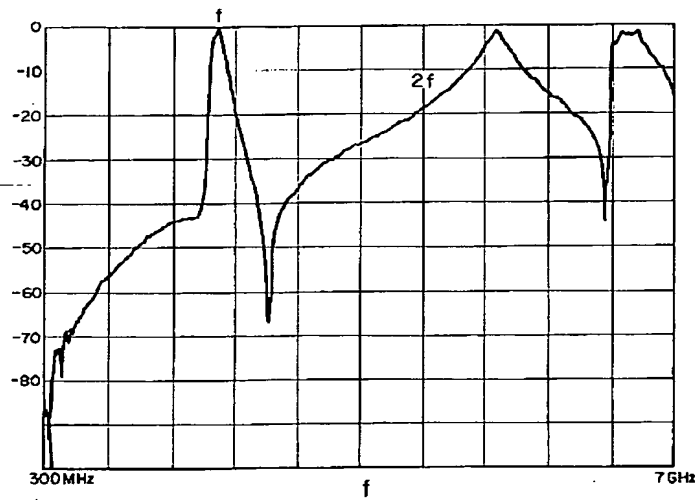
【図22】



【図23】



【図24】



フロントページの続き

(72)発明者 北島 正彦
 山口県美祢市大嶺町奥分字麦川2023番地2
 宇部エレクトロニクス株式会社内

Fターム(参考) 5J006 HA04 HA15 HA25 HA27 JA01
 JA12 JA34 KA06 KA12 LA03
 MA04 NA04 NC03 NE15 NF03